



등록특허 10-2053782



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년12월09일
(11) 등록번호 10-2053782
(24) 등록일자 2019년12월03일

- (51) 국제특허분류(Int. Cl.)
H01G 11/86 (2013.01) *H01G 11/30* (2013.01)
(52) CPC특허분류
H01G 11/86 (2013.01)
H01G 11/30 (2013.01)
(21) 출원번호 10-2018-0129604
(22) 출원일자 2018년10월29일
심사청구일자 2018년10월29일
(56) 선행기술조사문헌
EP00545388 A1

(73) 특허권자
제주대학교 산학협력단
제주특별자치도 제주시 제주대학로 102 (아라일동, 제주대학교)
(72) 발명자
김상재
제주시 금월길 50 (프로빌아파트 111동 402호, 아라2동)
케이 카이티안
제주시 제주대학로 102 공과대학 4호관 D130 (아라일동)
(74) 대리인
김진동

전체 청구항 수 : 총 13 항

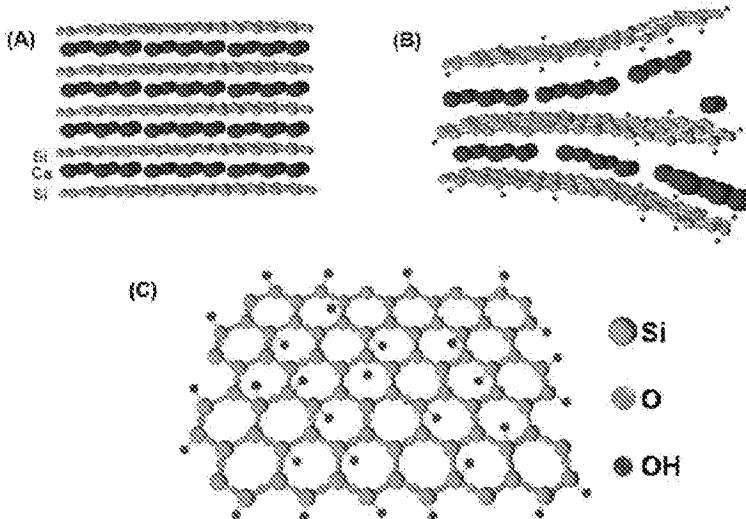
심사관 : 황승희

(54) 발명의 명칭 수퍼커패시터 및 이의 제조방법

(57) 요약

본 발명은 실록센 전극을 포함하는 수퍼커패시터의 제조방법에 대한 것으로, 칼슘실리사이드를 함유하는 전구체를 산에 침지하여 칼슘을 용해시켜 실록센을 얻는 반응단계; 상기 실록센, 전도성 탄소재료, 및 바인더를 혼합하여 전극물질 슬러리를 제조하는 슬러리제조단계; 및 상기 전극물질 슬러리를 기재 상에 코팅하고 건조하여 실록센 시트를 제조하는 시트건조단계;를 포함한다. 상기 제조방법은, 카츠키 타입의 Si 평면을 포함하며, 그 표면에 수산기를 갖는 실록센을 이용하여 우수한 정전용량을 갖는 수퍼커패시터 전극물질을 제공할 수 있다.

略 - 도16



(52) CPC특허분류
Y02E 60/13 (2013.01)

공지예외적용 : 있음

별 서

청구범위

청구항 1

칼슘실리사이드를 함유하는 전구체를 산에 침지하여 칼슘을 용해시켜 실록센을 얻는 반응단계;
상기 실록센, 전도성 탄소재료, 및 바인더를 혼합하여 전극물질 슬러리를 제조하는 슬러리제조단계; 및
상기 전극물질 슬러리를 기재 상에 코팅하고 건조하여 실록센 시트를 제조하는 시트건조단계;를 포함하여, 실록
센 시트를 포함하는 전극을 제조하는 과정을 포함하는, 수퍼커패시터의 제조방법.

청구항 2

제1항에 있어서,

상기 전극물질 슬러리는 상기 실록센을 60 내지 95 중량%로 함유하는 것인, 수퍼커패시터의 제조방법.

청구항 3

제1항에 있어서,

상기 산은 4 °C 이하의 장산인, 수퍼커패시터의 제조방법.

청구항 4

제1항에 있어서,

상기 제조방법은, 상기 반응단계와 상기 슬러리제조단계 사이에 실록센건조단계를 더 포함하고,

상기 실록센건조단계는 60 내지 90 °C의 건조온도에서 6 내지 20 시간 동안 진행되는, 수퍼커패시터의
제조방법.

청구항 5

제1항에 있어서,

상기 실록센은 규소의 (001)면과 (100)면이 발달한 것인, 수퍼커패시터의 제조방법.

청구항 6

제1항에 있어서,

상기 실록센은 XPS 분석으로 확인한 O/Si 원자 비율이 1.3 내지 1.45인 것인, 수퍼커패시터의 제조방법.

청구항 7

제1항에 있어서,

상기 실록센은 카츠카 타입의 Si 평면을 포함하며, 그 표면에 수산기를 포함하는 것인, 수퍼커패시터의 제조방
법.

청구항 8

제1항에 있어서,

상기 실록센은 N_2 흡탈착법을 이용하여 측정한 비표면적은 30 내지 $90 \text{ m}^2 \text{ g}^{-1}$ 인 것이고, 평균 공극 크기가 2 내지 6 Å인 폐조기공을 갖는 것인, 수퍼커패시터의 제조방법.

청구항 9

제1항에 있어서, 상기 제조방법은,

상기 전극을 제조하는 과정 이후에 분리막 배치단계와 전해액 주입단계를 더 포함하고, 상기 전해액은 $TEABF_4$ 을 포함하는 것인, 수퍼커패시터의 제조방법.

청구항 10

실록센, 전도성 탄소재료, 및 바인더를 포함하는 전극물질을 함유하는 2 이상의 전극; 상기 전극 사이에 위치하는 분리막; 그리고 전해액을 포함하며,

상기 실록센은 규소의 (001)면과 (100)이 발달한 것으로, 카츠키 타입의 Si 평면을 포함하는 것인, 수퍼커패시터.

청구항 11

제10항에 있어서,

상기 실록센은 N_2 흡탈착법을 이용하여 측정한 비표면적은 30 내지 $90 \text{ m}^2 \text{ g}^{-1}$ 인 것이고, 평균 공극 크기가 2 내지 6 Å인 폐조기공을 갖는 것인, 수퍼커패시터.

청구항 12

제10항에 있어서,

상기 수퍼커패시터는 삽입 정전 용량을 갖는 것인, 수퍼커패시터.

청구항 13

제10항에 있어서,

상기 수퍼커패시터는 1.9 내지 2.4 mF cm^{-2} 의 정전 용량을 갖는 것인, 수퍼커패시터.

발명의 설명**기술 분야**

[0001] 본 발명은 수퍼커패시터 및 이의 제조방법에 대한 것으로, 실록센 시트를 전극물질로 적용하여 용량특성을 향상 시킨 수퍼커패시터 및 이의 제조방법에 관한 것이다.

배경기술

- [0003] 증가하는 에너지 소비 요구와 화석 연료 고갈 위기는 고성능 에너지 저장 장치와 전달 체계에 대한 연구를 가속화시켜왔다. 슈퍼 커패시터 또는 전기 화학 커패시터는 높은 출력밀도, 높은 방전용량비 그리고 긴 수명 때문에 에너지 저장 장치로써 이상적인 대안으로 주목 받고 있다. 슈퍼 커패시터의 에너지/전력 비율을 증가하기 위해, 새로운 전극 물질의 디자인과 개발에 관심이 집중되고 있다. 이와 관련하여, 2차원 재료를 차세대 에너지 저장 장치에 적용하고자 하는 연구도 진행되고 있다.
- [0004] 그래핀 시트의 등장 이후, 전이금속 칼코게나이드계 화합물(transition metal chalcogenides, MoS₂, VS₂, MoSe₂, TiS₂, M' Xenes, germanane, 그리고 포스포린(phosphorene)을 포함한 몇몇 2차원 물질은 개발되었고 이러한 물질들의 에너지 저장 특징에 대해 최근 연구가 진행 중이다.
- [0005] 슈퍼 커패시터와 배터리 응용을 위한 이러한 물질들의 기본적인 충전-저장 특징은 지난 10년간 조사되었다. 하지만, 온-칩의 에너지 저장 마이크로 장치(on-chip energy storage micro-devices)를 위한 이러한 물질들이, 기존에 실리콘 기반 재료들이 적용되어 온 마이크로 전자 장치, 무선 센서 네트워크 및 체내 이식이 가능한 생체 의학 장치 등에 적용될 수 있는지에 대한 의문 또한 제기되고 있다.
- [0006] 이러한 문제들을 해결하기 위해, 현재의 Si 제조기술과 경쟁할 수 있는 대안적인 물질 개발에 대한 요구가 있다. 마이크로-커패시터를 위한 실리콘 기반 물질은 종래의 탄소 기본 물질[OLC(onion like carbon), CNT(carbon nanotube), 그래핀(graphene), carbide derived carbon, diamond foam]과 비교하여, 마이크로 전자 공학 장치 기술의 더 쉬운 응용을 위한 이상적인 선택이 될 수 있을 것으로 생각된다.
- [0007] 아울러, 실리콘 필름, 나노와이어, 나노트리즈, 다공질 실리콘, 모포스(morphous) 실리콘, 그리고 이들의 합성물/혼합물과 같은 실리콘 기반 물질은 배터리, 슈퍼 커패시터 또는 마이크로 커패시터 응용을 포함한 다양한 전자 장치 응용을 위해 연구에 대한 요구도 지속되고 있다.

선행기술문헌

특허문헌

- [0008] (특허문헌 0001) 특허공개번호 제10-2016-0016385호, 2016년02월15일 공개, 적층 세라믹 커패시터

비특허문헌

- [0009] (비특허문헌 0001) X. Zhang, L. Hou, A. Ciesielski, P. Samor̄, 2D Materials Beyond Graphene for High-Performance Energy Storage Applications, Adv. Energy Mater. 6 (2016). doi:10.1002/aenm.201600671

발명의 내용

제작방법

- [0010] 본 발명의 목적은 실록센 시트를 전극물질로 적용하여 용량특성과 주기적 안정성을 향상시킨 수퍼커패시터 및 이의 제조방법을 제공하는 것이다.

제작의 제작 수단

- [0012] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 수퍼커패시터의 제조방법은, 칼슘실리사이드를 함유하는 전구체를 산에 침지하여 칼슘을 용해시켜 실록센을 얻는 반응단계; 상기 실록센, 전도성 탄소재료, 및 바인더를 혼합하여 전극물질 슬러리를 제조하는 슬러리제조단계; 및 상기 전극물질 슬러리를 기재 상에 코팅하고 건조하여 실록센 시트를 제조하는 시트건조단계;를 포함하여, 실록센 시트를 포함하는 전극을 제조하는 과정을 포함한다.

- [0013] 상기 전극물질 슬러리는 상기 실록센을 60 내지 95 중량%로 함유할 수 있다.

- [0014] 상기 산은 4 °C 이하의 장산일 수 있고, 4 °C 이하의 염산일 수 있다.
- [0015] 상기 제조방법은, 상기 반응단계와 상기 슬러리제조단계 사이에 실록센건조단계를 더 포함할 수 있다.
- [0016] 상기 실록센건조단계는 60 내지 90 °C의 건조온도에서 6 내지 20 시간 동안 진행될 수 있다.
- [0017] 상기 실록센은 규소의 (001)면과 (100)면이 발달한 것일 수 있다.
- [0018] 상기 실록센은 XPS 분석으로 확인한 O/Si 원자 비율이 1.3 내지 1.45인 것일 수 있다.
- [0019] 상기 실록센은 카츠키 타입의 Si 평면을 포함하며, 그 표면에 수산기를 포함하는 것일 수 있다.
- [0020] 상기 실록센은 N₂ 흡탈착법을 이용하여 측정한 비표면적은 30 내지 90 m² g⁻¹인 것일 수 있다.
- [0021] 상기 실록센은 평균 공극 크기가 2 내지 6 Å인 폐조기공을 갖는 것일 수 있다.
- [0022] 상기 제조방법은, 상기 전극을 제조하는 과정 이후에 분리막 배치단계와 전해액 주입단계를 더 포함할 수 있다.
- [0023] 상기 전해액은 TEABF₄을 포함하는 것일 수 있다.
- [0024] 본 발명의 다른 일 실시예에 따른 수퍼커패시터는, 실록센, 전도성 탄소재료, 및 바인더를 포함하는 전극물질을 함유하는 2 이상의 전극; 상기 전극 사이에 위치하는 분리막; 그리고 전해액을 포함하며, 상기 실록센은 규소의 (001)면과 (100)이 발달한 것으로, 카츠키 타입의 Si 평면을 포함한다.
- [0025] 상기 실록센은 N₂ 흡탈착법을 이용하여 측정한 비표면적은 30 내지 90 m² g⁻¹인 것일 수 있다.
- [0026] 상기 실록센은 평균 공극 크기가 2 내지 6 Å인 폐조기공을 갖는 것일 수 있다.
- [0027] 상기 수퍼커패시터는 삽입 정전 용량을 갖는 것일 수 있다.
- [0028] 상기 수퍼커패시터는 1.9 내지 2.4 mF cm⁻²의 정전 용량을 갖는 것일 수 있다.
- [0030] 이하, 본 발명을 보다 상세하게 설명한다.
- [0031] 규화칼슘에서 칼슘이 제거되어 제조되는 실록센 시트는 주로 산소, 수소 그리고 수산기로 구성된 작용기를 갖는 표면을 갖는 서로 연결된 Si 체인을 포함하는 2차원적인 선형 구조로, 직접천이(direct bandgap) 특성을 가진 흥미로운 물질이 된다. 본 발명의 발명자들은 성공적으로 실록센 시트[2차원(2D)의 실리콘(규소) 물질]을 준비했고 0.5 M TEABF₄ 전해액을 사용하는 CR2032 코인 셀(배터리)의 대칭적인 슈퍼 커패시터(SSC) 장치의 제작을 통해 이의 에너지 저장 특성을 조사했다.
- [0032] X선 회절 분석, X선 광전자 분광학, 고해상도 투과형 전자 현미경과 레이저 라만 매펙 분석은 산소, 수산기 그리고 수산기 그룹으로 기능화 된 Si₆ 링을 가진 2차원의 실록센 시트의 형성 결과를 보여주었다. 실록센 SSD 장치의 순환 전압 전류계 연구는 삽입/삽입 제거 현상을 통해 실록센 시트로부터 슈도용량이 존재함을 확인했다. 정전류식 충전-방전 프로필은 최대의 특정한 정전 용량(2.18 mF cm⁻²)의 엉성한 대칭적인 삼각형 곡선, 좋은 방전용량비를 가진 높은 에너지 밀도(9.82 mJ cm⁻²) 그리고 훌륭한 주기적인 안정성(10.000 순환에 98%의 정전 용량 보유)을 보여줬다. 게다가, 실록센 SSC 장치는 에너지 저장 분야에서 그것의 잠재적인 응용을 강조하며, 전기화학 임피던스 분광학에서 얻어졌을 때, 272.5 mW cm⁻²의 최대한 출력 밀도를 보였으며, 이는 다른 실리콘 그리고 탄소에 기반한 슈퍼 커패시터보다 더 높은 값이었다.
- [0033] 본 발명의 발명자들은, 이러한 실험 결과를 기반으로, 2D 실록센 기반의 SSC 장치의 이러한 실험적 결과를 고려하면, 실록센 시트가 차세대 에너지 저장 장치를 위해 유망한 전극 물질이 될 것이라 생각하여 본 발명을 완성하였다. 또한, Si₆ 링을 가진 평면적인 Si 구조는 다양한 관능기를 표면에 가질 수 있기 때문에, 본 발명의 발명자들은 실록센 시트가 슈퍼 커패시터에 적용되는 우수한 재료라 판단했다.
- [0034] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 수퍼커패시터의 제조방법은, 반응단계; 슬러리제조 단계; 및 시트건조단계;를 포함하여, 실록센 시트를 포함하는 전극을 제조하는 과정을 포함한다.

- [0035] 상기 반응단계는 칼슘실리사이드를 함유하는 전구체를 산에 침지하여 칼슘을 용해시켜 실록센을 얻는 단계이다.
- [0036] 상기 산은 4 °C 이하의 장산이 적용될 수 있고, 구체적으로 염산이 적용될 수 있으며, 염산 하에서 격렬하게 혼합하면서 0 내지 2 °C의 온도를 유지하며 반응이 진행되는 것이 반응을 효율적으로 진행하고 원하는 형태의 실록센을 얻는 데 유리하다.
- [0037] 상기 반응단계는 40 내지 96 시간 동안 진행될 수 있고, 60 내지 80 시간 동안 진행될 수 있는데 이러한 경우 반응이 효율적이면서도 비교적 완전하게 진행될 수 있다.
- [0038] 상기 반응은 칼슘실리사이드의 검은 색이 실록센의 노란색으로 변하면서 반응의 진행 정도를 확인할 수 있으며, 반응 진행이 완료된 후에는 물과 초음파로 세척한 후 물과 분리한 후에 건조하는 방법(실록센건조단계)으로 회수될 수 있다. 이때, 세척 과정에서 초음파는 15 내지 25 kHz에서 진행될 수 있다. 또한, 상기 상기 건조(실록센건조단계)는 60 내지 90 °C의 건조온도에서 6 내지 20 시간 동안 진행될 수 있으며, 이러한 경우 반응잔여물의 제거와 함께 실록센이 손상되지 않도록 효율적으로 건조를 진행할 수 있다.
- [0039] 상기 슬러리제조단계는 실록센, 전도성 탄소재료, 및 바인더를 혼합하여 전극물질 슬러리를 제조하는 단계이다.
- [0040] 실록센은 위에서 설명하는 방법으로 제조한 실록센이 적용될 수 있으며, 이렇게 제조된 실록센의 특성은 아래에서 상세하게 설명한다.
- [0041] 상기 전도성 탄소재료는 카본블랙, 그레핀, 및 탄소나노튜브에서 선택된 1종 이상을 포함할 수 있고, 상기 바인더는, PVDF(Polyvinylidene Fluoride), PTFE(Polytetrafluoroethylene), PVA(Polyvinyl Alcohol) 및 SBR(Styrene Butadiene)로 이루어진 군에서 선택된 1종 이상을 포함할 수 있다.
- [0042] 상기 전극물질 슬러리는 상기 실록센을 60 내지 95 중량%로 함유할 수 있고, 이러한 경우 충분한 전극활물질을 함유하여 커패시터의 성능을 향상시킬 수 있다.
- [0043] 구체적으로, 상기 전극물질 슬러리는 상기 실록센을 60 내지 95 중량%, 상기 전도성 탄소재료 2 내지 20 중량%, 상기 바인더 2 내지 20 중량%를 포함할 수 있고, 이러한 경우 커패시터의 성능을 더욱 향상시킬 수 있다.
- [0044] 더 구체적으로 상기 전극물질 슬러리는 상기 실록센을 85 내지 95 중량%, 상기 전도성 탄소재료 2 내지 8 중량%, 상기 바인더 2 내지 8 중량%를 포함할 수 있고, 이러한 경우 커패시터의 안정성 성능과 용량 특성을 더욱 향상시킬 수 있다.
- [0045] 상기 시트건조단계는 상기 전극물질 슬러리를 기재 상에 코팅하고 건조하여 실록센 시트를 제조하는 단계이다.
- [0046] 상기 시트건조단계는 60 내지 90 °C의 건조온도에서 6 내지 20 시간 동안 진행될 수 있고, 75 내지 85 °C의 건조온도에서 10 내지 16 시간 동안 진행될 수 있으며, 이러한 경우 실록센의 특성은 유지되면서 커패시터의 전극에 요구되는 강도 등의 특성을 갖도록 실록센 시트를 제조할 수 있다.
- [0047] 상기 수퍼커패시터의 제조방법은, 상기 전극을 제조하는 과정 이후에 분리막 배치단계와 전해액 주입단계를 더 포함할 수 있다. 이때, 상기 분리막과 상기 전해액은 통상 수퍼커패시터에 적용되는 것이라면 적용될 수 있으며, 예를 들어 상기 전해액으로는 TEABF₄ 이 포함될 수 있다.
- [0048] 상기 실록센은, 규소의 (001)면과 (100)면이 발달한 것이라는 특성을 갖는다. 이는 다양한 방법으로 제조될 수 있는 실록센에서 그 반응의 조건이나 방법에 따라 달라질 수 있는 특징 중에서 하나로, 본 발명의 실록센의 특징을 보여준다.
- [0049] 상기 실록센은, 카츠키 타입의 Si 평면을 포함하며 그 표면에 수산기를 포함하는 것일 수 있다. 이러한 특징은 실록센이 높은 용량과 충방전 안정성을 갖는데 기여할 수 있다.
- [0050] 상기 실록센은 다공성 특성을 갖는 폐조기공을 갖는 것이 좋은데, 이러한 경우 충방전 특성을 더욱 향상시킬 수 있다. 특히 상기 실록센은 N₂ 흡탈착법을 이용하여 측정한 비표면적은 30 내지 90 m² g⁻¹인 것일 수 있고, 평균 공극 크기가 2 내지 6 Å인 폐조기공을 갖는 것일 수 있으며, 이러한 경우에 제조된 수퍼커패시터에 더욱 우수한 충방전 특성을 가져다줄 수 있다.
- [0052] 본 발명의 다른 일 실시예에 따른 수퍼커패시터는, 실록센, 전도성 탄소재료, 및 바인더를 포함하는 전극물질을 함유하는 2 이상의 전극; 상기 전극 사이에 위치하는 분리막; 그리고 전해액을 포함한다.

[0053] 상기 실록센은 위에서 설명한 특징을 갖는 것으로, 구체적으로 상기 실록센은 규소의 (001)면과 (100)이 발달한 것으로, 카츠키 타입의 Si 평면을 포함하는 것일 수 있다. 상기 실록센은 XPS 분석으로 확인한 O/Si 원자 비율이 1.3 내지 1.45인 것일 수 있고, 1.37 내지 1.41인 것일 수 있다. 이러한 O와 Si는 상기 실록센 시트 내에 균질하게 분포된 것일 수 있다.

[0054] 또한, 상기 실록센은 N₂ 흡탈착법을 이용하여 측정한 비표면적은 30 내지 90 m² g⁻¹인 것이고, 평균 공극 크기가 2 내지 6 Å인 폐조기공을 갖는 것일 수 있다. 이러한 실록센을 전극물질로 적용하면, 안정성과 정전용량 등에서 우수한 성능을 제공할 수 있으며, 상기 수퍼커패시터는 삽입 정전 용량을 갖는 것일 수 있다.

[0055] 구체적으로, 상기 수퍼커패시터는 1.9 내지 2.4 mF cm⁻²의 정전 용량을 갖는 것일 수 있는데, 이는 기존에 보고되었던 실리콘 나노와이어(23 μF cm⁻²), 실리콘 나노트리즈(1.7 mF cm⁻²), 50 μm 길이의 실리콘 나노와이어(0.44 mF cm⁻²), 다공성의 실리콘(0.5 mF cm⁻²) 그리고 다이아몬드 코팅된 실리콘 나노와이어(0.4 mF cm⁻²)와 같은 다른 실리콘 기반의 대칭 커패시터 장치와 비교해서 더 높은 값이다.

[0056] 본 발명에서, 규화칼슘에서 칼슘이 제거되어 준비된 실록센 시트는 주로 산소, 수소 그리고 수산기로 구성된 작용기를 갖는 표면이 연결된 Si 체인을 포함하는 2차원적인 선형 구조와 직접천이(direct bandgap)를 가진 흥미로운 물질이 된다. 실록센 시트의 구조는 반응 시간, 온도 그리고 사용된 용제와 같은 실험 조건에 큰 영향을 받는 것으로 보고되고 있다. 지금까지 제안된 실록센의 화학적 구조는, 그 일부는 Weiss type structure(Si₆(OH)₃H₃, 선택적으로 Si-H 그리고 Si-OH 결합이 Si₆ 링의 표면에 존재)와 Kautsky-type structure(Si₆O₃H, Si₆ 링이 Si-O-Si 브리지를 통해 연결)이다. Si₆ 링을 가진 평면적인 Si 규소 구조는 다양한 기능적인 그룹을 상부 표면 영역에 가질 수 있기 때문에, 본 발명의 발명자들은 실록센 시트가 슈퍼 커패시터 응용에 최적의 후보일 것이라 예상했다.

[0057] 본 발명의 실험 결과에서, 본 발명의 발명자들은 실록센 시트의 슈퍼 커패시터적인 특징을 자세히 조사하였다. 결론적으로, CaSi₂와 차가운 HCl 사이의 토포 화학적 변형 반응을 통해 2D 실록센 시트를 성공적으로 제조했으며, 이의 높은 비율의 에너지 저장 특성을 보여줬다. 또한, 최대 특정 정전 용량(2.18 mF cm⁻²), 높은 에너지 밀도(9.82 mJ cm⁻²) 그리고 좋은 방전용량비를 가지고 3.0 V의 넓은 전압 범위에서 응용 가능한 실록센 시트 기반의 SSC 장치의 슈퍼 커패시터 특성을 확인했다. 272.5 mW cm⁻²의 최대 출력 밀도는 다른 실리콘과 카본 기반 슈퍼 커패시터보다 높은 값이다. 또한, 실록센 SSC 장치는 10,000회 넘는 충전-방전 사이클 후에도 정전 용량의 약 98%가 유지되는 훌륭한 순환 안정성을 보여주었으며, 이러한 본 발명의 실험 결과는 본 발명의 전극물질이 수퍼커패시터에 적용되었을 때 높은 에너지 밀도와 우수한 방전용량비, 그리고 우수한 주기적 안정성을 갖는 것으로, 수퍼커패시터의 특성을 향상시키는 재료로써 그 활용도가 크다는 점을 보여준다.

발명의 효과

[0059] 본 발명의 수퍼커패시터 및 이의 제조방법은 우수한 정정용량, 높은 방전용량비를 가진 높은 에너지 밀도와 훌륭한 주기적인 안정성을 갖는 전극물질을 갖는 에너지 저장 장치, 이를 들어 수퍼커패시터 등을 제공할 수 있다.

도면의 간단한 설명

[0061] 도 1은 본 발명의 실시예에서 적용한, (A) HCl를 사용하여 CaSi₂(검정 색깔)에서 칼슘의 삽입제거를 통한 녹색 실록센 형성을 보여주는 디지털 사진, (B) 실록센 시트의 X선 회절 패턴, (C) 표면에 Si-H, Si-O, Si-OH, Si-O-Si, 그리고 OSi₂=Si-H와 같은 작용기의 존재를 나타내는 실록센 시트의 푸리에 변환 적외선 스펙트럼 그리고 실록센 시트의 중심 레벨 X선 광전자 스펙트럼, 각각 (D) Si 2p 상태 그리고 (E) O 1s 상태를 보여주는 그래프. 도 2는 본 발명의 실시예에서 제조한 실록센 시트의 형태학 분석 결과, 실록센 시트를 전계 방전 주사 전자 현미경으로 관찰한 결과로, (A) 저배율 관찰 사진과 (B) 고배율 관찰 사진, (C-E)는 각각 다른 배율에서 실록센을 관찰한 고해상도 전송 전자 현미경 사진, 그리고 (F)는 비정질 상태를 보여주는 실록센 시트의 회절 패턴을 나타냄.

도 3은 본 발명의 실시예에서 제조한 (A) 2D 실리콘(Si₆) 링에 부착된 작용기를 보여주는 실리콘 시트의 레이저 라만 스펙트럼. 실리콘 시트의 레이저 라만 매핑은 B 내지 D에서 보여주며, (B)는 495 cm⁻¹에서 관찰되는 Si-O 진동의 피크 위치 맵을 나타내고, (C)는 525 cm⁻¹에서 관찰되는 Si-Si 진동의 피크 위치 맵을 나타내며, (D)는 I_{Si-O}/I_{Si-Si} 피크들의 강도비 맵을 나타낸다.

도 4는 본 발명의 실시예에서 시험한, 0.5 M TEABF₄ 전해액에서 실록센 기반의 대칭적인 슈퍼 커페시터 장치(CR2032 코인 셀)의 전자 화학 분석 결과를 보여주는 것으로, (A-C)는 5 mV s⁻¹에서 20 V s⁻¹로 범위의 다른 스캔 비율에서 각각 측정된 실리콘 기반의 대칭적인 슈퍼 커페시터 장치의 고리형 전압 전류계 프로필을, (D)는 스캔 비율에 대한 특정한 정전 용량(지역의)의 변동을, 그리고 (E)는 실록센 슈퍼 커페시터 장치의 나이퀴스트 선도(Nyquist plot, 삽도는 높은 주파수 지역의 확대 그래프)를 보여준다. (F)는 적용된 주파수의 측면에서 특정 전기용량(capacitance)과 위상각(phase angle)의 변화를 나타낸다.

도 5는 본 발명의 실시예에서 제조한 장치를 이용한 실험으로, (A) 0.5 mA의 지속 전류에서 측정된 실록센 슈퍼 커페시터 장치의 정전류식 충전-방전 프로필(Galvanostatic charge-discharge profiles), (B) 다양한 전류를 적용하여 얻은 충전-방전 프로필, (C) 실록센 슈퍼 커페시터 장치의 특정한 정전 용량(지역의)에서 방전 전류의 영향을 보여주는 그래프, 그리고 (D)실록센 슈퍼 커페시터 장치의 방전용량비를 보여주는 그래프.

도 6은 본 발명의 실시예에서 제조한 (A) 실록센 슈퍼 커페시터 장치의 출력 밀도 대 에너지 밀도를 나타내는 라곤 도표(Ragone plot), (B) 더 나은 정전 용량 유지 결과를 보여주는 실록센 슈퍼 커페시터 장치의 순환 안정성 실험(10,000회 이상의 충전-방전 실시 결과), (C)와 (D)는 20개의 LED에 전력을 공급하는 슈퍼 커페시터 장치의 적용 모습을 보여주는 사진.

도 7은 본 발명의 실시예에서 적용한 CaSi₂의 X선 회절 패턴으로, JCPDS card no: 75-2192에 상응하는 뾰족한 회절 피크의 존재를 보여줌.

도 8은 본 발명의 실시예에서 적용한 CaSi₂의 푸리에 변환 적외선 스펙트럼으로, 각각 500, 875, 1115, 1501, 그리고 1633 cm⁻¹에서 진동 밴드의 존재를 보여줌.

도 9는 본 발명의 일 실시예에서 적용한 CaSi₂와 실록센 시트의 X선 광전자 조사 스펙트럼으로, 실록센 시트가 Si, C, 그리고 O 그룹을 보여주는 반면, CaSi₂는 Ca, Si, C, 그리고 O 그룹의 존재를 보여줌. 실록센 시트에 Ca의 부재는 토포화학변화(topochemical reaction)을 통해 CaSi₂에서 Ca가 제거된 것에서 기인함.

도 10은 본 발명의 실시예에서 적용한 CaSi₂의 (a) Si 2p, 와 (b) Ca 2p 상태의 중심 레벨 X선 광전자 조사 스펙트럼을 보여주는 것으로, (A)는 각각 에너지 97.5 와 102.5 eV을 결속하는 두 피크의 존재를 보여주며, (B)는 각각 에너지 347.5 와 350.5 eV을 결속하는 두 피크의 존재를 보여줌.

도 11은 본 발명의 실시예에서 적용한 CaSi₂ 와 실록센 시트에서 Si 2p 상태의 비교 중심 레벨 스펙트럼으로, CaSi₂에 97.5 eV에서 피크의 소실은 CaSi₂에서 Ca의 충간 박리를, 실록센 시트에 99.15 eV에서 하나의 작은 피크의 형성은 Si-Si 연결 에너지에 상응하는 결과이고, 실록센의 102.3 eV에 관찰된 피크는 산소와 수산기 그룹과 결합된 Si에 상응함.

도 12는 본 발명의 실시예에서 적용한 CaSi₂의 레이저 라만 스펙트럼으로, 515 cm⁻¹에서 Ca과 Si 사이의 연결에 상응하는 날카로운 밴드의 존재를, 그리고 375 cm⁻¹에서의 상대적으로 약한 밴드의 존재를 보여줌.

도 13은 본 발명의 실시예에서 적용한 CaSi₂의 N₂ 흡탈착 등온선.

도 14는 본 발명의 실시예에서 측정한 (a) N₂ 흡탈착 등온선과 (b) 실록센 시트의 공극도 분포.

도 15는 본 발명의 실시예에서 측정한 (A-E) 실록센 SSC 장치의 순환 전압 전류 프로필(1 내지 3 V의 작동전압에서 측정), (F) 특정 정전 용량에 대한 작동 전위창.

도 16은 본 발명의 일 실시예에서 제조하는 CaSi₂가 2D 실록센 시트로 변화하는 과정을 설명하는 개념도.

도 17은 실록센의 HR-TEM 이미지로, (A)는 0.5 이하 그리고 1 μm 이하의 시트 형태의 샘플을 보여주는 사진이고, (B)와 (C)는 실록센 시트 내에 있는 Si 원자와 산소 원자를 전자적으로 맵핑한 결과.

도 18은 실록센 시트의 EDS 스펙트럼과 원소 분석 결과.

도 19는 마이카 기질에 흩어진 실록센 시트의 원자력 현미경(AFM) 이미지.

도 20은 마이카 기질에 흩어진 실록센 시트의 원자력 현미경(AFM) 이미지로, 부분 분석 결과.

도 21은 본 발명의 실험에서 제조한 실록센 시트의 (A) 광학 현미경 이미지, 실록센 전극의 두께가 약 7 μm 이하임을 나타내는 (B) 2D 표면 프로필 그리고 (C) 3D 표면 프로필을 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

[0062]

이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시에 대하여 첨부한 도면을 참고로 하여 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0064]

<재료 및 실험 방법>

[0065]

칼슘실리사이드(Calcium silicide, CaSi₂) 전구체와 전해액(TEABF₄)은 Alfa-Aesar 회사에서 구입했고, 염산(HCl)은 대정 화학에서 구입했다. 초음파 처리는 직접 몰입 티타늄 판을 이용하여 SONIC VCX 750 모델(20 kHz, 750 W)로 수행되었다.

[0066]

차가운 염산을 사용하여 CaSi₂의 토포케미컬 반응을 통해 실록센 시트를 제조하였다. 간략하게 설명하면, 잘 갈린 CaSi₂ 파우더 1g을 0 °C에서 격렬하게 저으면서 HCl에 나흘 동안 침지시켰다. 검정색의 CaSi₂에서 노랑 녹색으로 색 변화가 나타나고, 이는 HCl에 Ca가 느리게 용해되는 것을 보여준다. 반응이 끝난 후에, 녹색의 실록센 시트를 아세톤과 물을 이용한 원심 분리 과정을 통해 분리하였다. 이렇게 분리된 가루는 물 100 mL에 담근 후, 한 시간 동안 초음파 처리를 진행하였다. 마지막으로, 녹색의 실록센 시트는 원심 분리의 방법으로 분리되었고, 80 °C에 12시간 동안 건조하였다.

[0067]

리가쿠 X선 회절계 시스템(Rigaku X-ray diffractometer system, Cu K α 방사선으로 40 KeV와 40 mA에서 작동)은 준비된 실록센(siloxen)의 상(phase)의 순도와 결정도 조사에 적용되었다. 실록센 시트 표면의 형태학적 관찰은, 필드 방사 주사 전자 현미경 (FE-SEM, JSM-6700F, JEOL Instruments)을 이용하여 관찰되었다. 실록센 시트의 형태학은 CCD 4k x 4k 카메라(Ultra Scan 400SP, gatan cop.)를 가지고 고해상도 투과 전자 현미경(HRTEM; Jem 2011, Jeol cop.)를 통해 관찰되었다. 실록센 시트의 작용기 존재는 Thermo scientific FT-IR spectrometer에서 수행된 푸리에 변환 적외선(FT-IR) 분광을 이용해 조사되었다. 실록센은 KBr과 혼합되어 측정을 위해 투명한 타블렛으로 압축되었고, 순수한 KBr이 배경으로 사용되었다. 실록센 시트의 가장 바깥쪽에 존재하는 원소의 화학적 구성요소와 상태는 ESCA-2000, VG Microtech Ltd을 사용하여 X선 광전자 분광법(XPS)으로 관찰되었다. 1486.6 eV (알루미늄 양극)와 14 kV의 단색 X선 광선 균원은 샘플 표면을 스캔하기 위해 사용되었다. 알루미늄 양극을 가진 고방전 X선원은 X선 생성을 위해 사용되었고 결정단색화장치(quartz crystal monochromator)는 샘플의 X선 스캔을 위해 사용되었다. LabRam HR Evolution 라만 분광계(Horiba Jobin-Yvon, France)는 샘플의 라만 분광 측정을 위해 사용되었다. 라만 시스템은 514 nm의 여기 파장을 가지고 10 mW의 힘으로 작동하는 Ar⁺ ion 레이저를 사용하며; 10초의 측정점 습득 시간은 데이터를 얻기 위해 사용되었다. 실록센 시트의 라만 맵핑은 LabSpec (Ver. 6.2) 소프트웨어를 사용하여 분석되었다. 비강도(intensity ratio) 맵과 피크분포 맵은 실록센의 구조를 분석하기 위해 사용되었다. CaSi₂와 실록센 시트의 N₂ 흡착-탈착 등온선은 NOVA 2000 시스템 (Quantachrome, USA)을 사용하여 77 K에서 측정되었다. 또한, 공극분포는 Horvath-Kawazoe (HK)방법을 사용하여 계산되었다. 우선, 작동 전극의 준비를 위해, 마노 절구를 이용하여 NMP(용제) 하에서 (90:5:5)비율로 분쇄된 실록센 가루, 카본 블랙 그리고 PVDF를 이용해 균일한 슬러리 형태로 얻어진 혼합물을 적용했다. 이후, 슬러리 형태의 혼합물을 200 rpm의 속도로 스테인리스 기재에 스판 코팅되었고 80 °C에서 12시간 동안 건조되었다. 실록센 기반의 대칭적인 슈퍼커패시터는 실록센 코팅된 스테인리스 기재를 셀가아드 막으로 분리된 전극으로, 0.5 M TEABF₄을 전해액으로 사용하여 코인-셀(CR2032)로 제작되었다. 제작된 장치는 Electric Coin Cell Crimping and Disassembling Machine (MTI Korea)을 사용하여 압착되었다. 전해액과 코인 셀 장치 제작은 1 ppm의 습도와 공기보다 낮은 글러브 박스 안에서 실행되었다. 다양한 스캔율에서의 순환 전

압 전류(CV), 전자 화학 임피던스 분광 데이터(EIS) 분석(0.01 Hz 내지 100 kHz의 주파수와 10 mV 진폭), 그리고 실록센 기반 SSC 장치를 위한 다른 전류 폭에서 정전류식 충전 및 방전(CD) 측정과 같은 전기 화학 측정은 Autolab PGSTAT302N 전자 화학 단말기를 사용하여 수행되었다

[0069] <실험 결과>

[0070] 실록센 나노 시트는 차가운 HCl를 사용하여 CaSi_2 에서 2차원의 실록센 시트로의 토포 화학적 반응을 나흘 이상 초음파 처리와 함께 진행해 얻어졌다. 도 1의 (A)는 CaSi_2 가루와 제조된 실록센 시트의 디지털 사진을 보여준다. 검정에서 녹색으로의 색깔 변화는 실록센 시트의 형성 과정에서 HCl에 의한 CaSi_2 로부터 칼슘을 제거하였다는 점을 보여준다. 구체적으로, 도 16을 참조하면 (A)는 CaSi_2 의 구조를 보여주고, (B)는 토포화학적 변화를 통해 실록센 시트로 변화하는 모습을 설명하며, (C)는 결과적으로 제조된 실록센 시트의 구조를 설명한다. 즉, 얼음처럼 차가운 염산을 이용하여 충상의 CaSi_2 가 이차원의 실록센 시트로 위상 반응 변화(topotactic transformation)하는 것을 설명한다. 염산 용액 내에서 칼슘의 느린 용해는 수소 가스를 발생시키고 실록센 시트의 수산기를 활성화시키는 현상이 반응 과정에서 발생하고, 이는 반응 과정에서 검은색의 시료가 녹색으로 변화하는 것으로 시각화된다. 실록센 시트의 구조를 확인하기 위해, 제조된 실록센 시트의 X선 회절 분석 결과를 CaSi_2 과 비교하여 관찰하였다(도 7 참고). CaSi_2 의 XRD 패턴은 JCPDS card No: 75-2192에 잘 일치하는 뾰족한 회절 피크의 존재를 보여주며, 토포 화학 반응 후에는 실록센 시트의 XRD 패턴에 큰 변화가 관찰되었다(도 1의 (B) 참고). 구체적으로, (i) CaSi_2 에 상응하는 회절 피크는 거의 완벽하게 사라졌다. 그리고 (ii) 2가지 새로운 광범위한 피크는 6각형의 단위 세포로 CaSi_2 에서 얻어진 2D 실리콘의 (001) 그리고 (100)면에 상응하는 실록센 시트의 XRD 패턴에 $2\theta = 13.5^\circ$ 그리고 26° 에서 관찰되었다.

[0071] 실록센 시트에서 작용기의 존재는 도 1의 (C)에 보여지듯 푸리에 변환 적외선 스펙트럼으로 확인되었다. CaSi_2 의 FT-IR 스펙트럼과 비교하여, 실록센 시트의 FT-IR 스펙트럼은 뾰족하고 넓은 벤드를 각각 보여준다(도 8 참고). 452, 867, 1034, 1639, 그리고 2140 cm^{-1} 에서 관찰된 벤드는 각각, $\nu(\text{Si}-\text{Si})$, $\nu(\text{Si}-\text{H})$, $\nu(\text{Si}-\text{O}-\text{Si})$, $\nu(\text{Si}-\text{OH})$, 그리고 $\nu(\text{OSi}_2 \equiv \text{Si}-\text{H})$ 의 진동에 대응한다. $\nu(\text{OSi}_2 \equiv \text{Si}-\text{H})$ 의 존재는 Si-O-Si 다리를 통해 상호 연결된 Si_6 링으로 주로 구성된 카츠키 타입(Kautsky-type)을 가진 Si 평면의 존재를 제시한다. 3400 cm^{-1} 에서 관찰된 넓은 벤드는 실록센에 존재하는 수산기에 의한 것으로, 토포 화학 반응 동안 발생하는 산화와 히드록실화에서 기인한다.

[0072] 실록센에 존재하는 원소들의 변화는 X선 광전자 분광학을 사용하여 CaSi_2 과 비교되었다. 토포 화학 반응 후에 CaSi_2 의 XPS 스펙트럼에서 Ca와 Si 성분의 존재와 실록센의 스펙트럼에서 Ca 성분의 소실을 보여주는 CaSi_2 와 실록센 시트의 비교 XPS 조사 스펙트럼 결과는 도 9에 나타났다. CaSi_2 에 존재하는 Ca와 Si의 중심 레벨 스펙트럼은 도 10에 나타났다. 이들의 결합에너지에는 이전 연구들에서 보고된 결과들과 일치한다.

[0073] 도 1의 (D)는 실록센 시트의 Si 2p 와 O 1s 상태의 중심 레벨 스펙트럼으로, 각각, 99 와 103 eV에서 두 피크의 존재를 보여준다. 전자의 피크는 실록센에서 결합된 Si-Si의 Si 2p 상태에 상응하고, 후자의 피크는 실록센 시트의 산소화 그리고 수소화에 상응한다. CaSi_2 와 실록센의 Si 2p 상태에 비교해서(도 11 참고), CaSi_2 에 결합된 Ca-Si에 상응하는 97 eV에 관찰된 피크는 사라졌고, 99 eV 주위의 새로운 피크의 형성은 토포 화학 반응을 통해 2D 실록센 시트의 형성을 확인시켜준다. 도 1의 (E)는 실록센 시트를 기능화된 산소와 수산기와 관련된 531 eV 주위의 넓은 피크의 존재를 보여주는 O 1s 스펙트럼을 나타낸다. XPS 분석에서 나타난 실록센 시트의 O/Si 원자 비율은 1.39으로 나타났다.

[0074] 실록센 시트의 표면 모풀로지는 도 2에 보여지듯 FE-SEM 그리고 HR-TEM으로 분석되었다. 도 2의 (A)와 (B)에 나타낸 FE-SEM 사진은, 가장자리가 접히고 구겨진 부분을 가진 실록센의 시트 구조를 보여졌다. 또한, 도 2의 (C) 내지 (E)에 보여지듯, 서로 다른 배율의 HR-TEM 사진은 다양한 종의 실록센 시트의 존재를 보여주었다. 도 2의 (D)와 (E)에 보여진 고배율 사진은 실록센 시트의 아주 얇은 몇몇 층의 구조를 보여주었으며, 도 2의 (F)에서 보여진 SAED 패턴은 실록센 시트가 무정형이고 단층이 아니라 수 개의 층으로 구성됨을 보여준다. 도 17은 실록센의 HR-TEM 이미지로, (A)는 0.5 이하 그리고 1 μm 이하의 시트 형태의 샘플을 보여주는 사진이고, (B)와 (C)는 실록센 시트 내에 있는 Si 원자와 산소 원자를 전자적으로 맵핑한 결과이다. 도 18은 실록센 시트의 EDS

스펙트럼과 원소 분석 결과이다. 약 1.49의 산소/규소 원자 비율로 실록센 시트에 규소와 산소의 원자가 균질하게 분포되어 있는 것을 보여주었다. 도 19와 도 20은 마이카 기질에 흩어진 실록센 시트의 원자력 현미경(AFM) 이미지와 이의 부분 분석 결과를 보여주는 것으로, 7 nm에서 20 nm의 얇은 시트들임을 확인할 수 있었다.

[0075] 레이저 라만 분광학과 맵핑은, 그래핀, 전이 원소 칼코게나이드 등등과 같은 2차원 물질에서 기능화의 역할, 결정 특성, 결합 등을 이해하기 위한 중요한 도구 중 하나이다. 실록센 시트에서 관찰되는 라만 밴드는 도 3의 (A)에서 확인할 수 있으며, Si-Si, Si-O, Si-H 기의 존재를 보여주며, CaSi₂의 라만 스펙트럼과 비교하여, 515 cm⁻¹에서 관찰된 뾰족한 밴드는 넓어졌고, Si-O (495 cm⁻¹)와 Si-Si (520 cm⁻¹) 결합으로부터의 진동 때문에, 495 와 525 cm⁻¹에서 두 밴드로 나누어 졌다는 점을 확인할 수 있다(도 12 참고). 375 cm⁻¹에 관찰된 다른 마이너 밴드는 또한 Si-Si의 진동에 기인한다. 아울러, 640와 740 cm⁻¹에서 관찰된 밴드는 Si-H 진동 때문이다.

[0076] 더 자세히 Si-O와 Si-Si 진동 모드의 상태를 이해하기 위해, 라만 맵핑 분석은 수행되었고, Si-O와 Si-Si 진동의 최대 위치 맵은 도 3의 (B)와 (C)에 각각 나타냈다. Si-O 밴드 위치는 495에서 505 cm⁻¹로 다양하게 나타났고, 지도에서 빨간색 (495 cm⁻¹), 주황색 (500 cm⁻¹), 그리고 노란색 (505 cm⁻¹)으로 나타났다(도 3의 (B) 참고). Si-Si 진동의 피크 위치 맵은 측정된 지역에서 525, 521, 517 그리고 515 cm⁻¹ 주위 위치에 각각 상응하는, 노랑, 주황색, 빨강 그리고 녹색의 존재를 나타낸다(도 3(C) 참고).

[0077] 실록센 시트의 실록센의 Si₆ 렁과 Si-O의 상호연결을 이해하기 위해 Si-O/Si-Si 강도비 맵은 조사되었고, 그 결과를 도 3의 (D)에 나타냈다. Si-O/Si-Si 강도비 맵은 0.3에서 거의 2.0 값으로 다양한 강도비를 보여주며, 이는 Si-O이 실록센의 Si₆ 렁 위로 이종으로 연결되었다는 것을 나타낸다.

[0078] CaSi₂에서 칼슘의 제거와 실록센으로의 변형은 표면적 분석법을 이용해 확인되었다. 실록센 시트의 표면적과 공극 크기를 N₂ 흡탈착 분석 방법으로 분석하였고, 도 13에 제시된 CaSi₂의 결과와 비교하였다. CaSi₂의 표면적은 2.12 m² g⁻¹로 측정되었고, 커다란 공극은 없는 것으로 관찰되었다.

[0079] 토포 화학 반응은 도 14의 (A)에 보여지듯, N₂ 흡탈착 등온선에 의해 확인된 실록센 시트의 공극 형성과 표면적 증가를 가져온다. 도 14의 (A)에서 관찰된 등온선은 타입 IV 곡선(IUPAC 표준 분류)에 속한다. 그리고 이 결과는 배조기공의 존재를 의미한다.

[0080] 실록센 시트의 표면적은 59.72 m² g⁻¹로 측정되었고, 평균 공극 크기는 각각, 약 4.0 Å이다. 배조기공을 가진 실록센 시트의 얻어진 높은 표면적은 더 나은 전기화학적 특성을 얻는데 유리하다.

[0082] 실록센 시트의 전자 화학 전기 용량의 특징은, 0.5 M TEABF₄ 전해액을 사용하여 코인 셀 CR2032 형태의 대칭적인 슈퍼 커패시터의 제작한 후 분석되었다. 실록센 대칭적인 슈퍼 커패시터(siloxene symmetric supercapacitor, SSC) 장치의 적용한 작동 전위창 측정을 위해 400 mV s⁻¹의 스캔 비율에서 서로 다른 작동 전위창에 CV(cyclic voltammetric) 분석이 진행되었고, 그 결과는 도 15의 (A) 내지 (E)에 나타냈으며, SSSC 장치는 3V의 전위창에서 작동될 수 있음을 보여주었다. 또한, 도 15의 (F)에 보여지는 작동 전위창에 대한 특정 정전 용량 값은 전위창 값에 비례하도록 증가되는 선형 증가 형태를 보였다. 이는 실록센 SSC 장치가 좋은 전기 화학 안정성을 갖는다는 점을 보여준다.

[0083] 실록센 SSC에서 충전 저장의 상태를 이해하기 위해, 다른 스캔 비율(5 mV s⁻¹에서 20 V s⁻¹)에서 CV 분석은 측정 되었고, 그 결과는 도 4의 (A) 내지 (C)에 나타냈다. 스캔 비율 5 nmV s⁻¹에서 측정된 CV 프로필은 도 4의 (A)에 나타냈고, 작은 산화 환원 피크의 존재와 함께 유사 직사각형의 커브를 보여준다. 관찰된 산화 환원 피크는 다공성의 실리콘과 Ti₃C₂ MXenes의 것과 유사한 실록센 시트로 전해액 이온의 삽입-제거(intercalation-deintercalation)가 진행되기 때문일 것이라 생각된다.

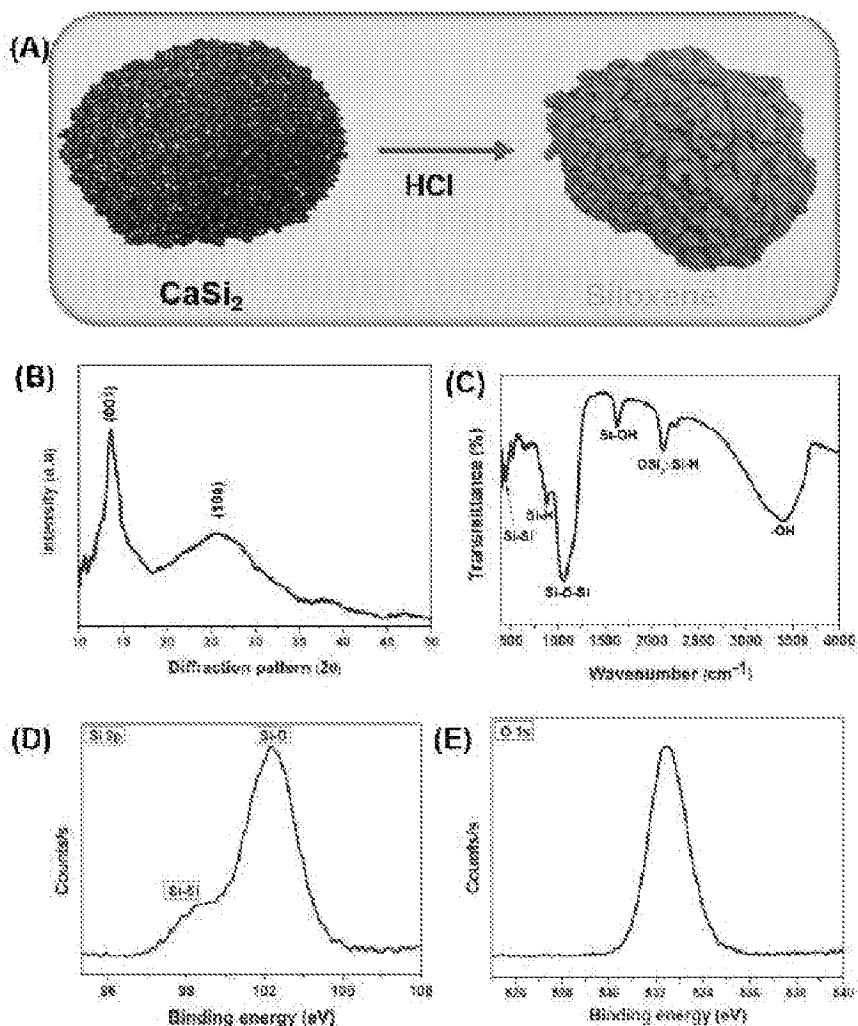
[0084] 도 4의 (B)와 (C)에서 보여지듯, 100 mV s⁻¹에서 20 V s⁻¹로의 스캔 비율의 증가는 전류 범위에서 증가를 야기 했다. 그리고 산화 환원 피크는 높은 스캔 비율에서 관찰되지 않았다. CV 프로필의 직사각형 모양은 200 mV/s 넘는 높은 스캔 비율에서도 유지되었으며, 이는 실록센 SSC 장치의 더 나은 성능을 보여준다.

- [0085] 도 4의 (D)는 스캔 비율에 맞서 특정한 정전 용량의 표시를 나타낸다. 이는 실록센 장치가 5 mV s^{-1} 의 스캔 비율에서 약 4.91 mF cm^{-2} 의 특정한 정전 용량을 보유하는 것을 보여줬다. 또한, 실록센 장치는 약 20 배로 스캔 비율에 따라 증가하며 약 2.12 mF cm^{-2} 의 특정한 정전 용량을 전달했다.
- [0086] 20 V s^{-1} 의 매우 높은 스캔 비율에서, 장치는 약 $219 \mu\text{F cm}^{-2}$ 의 특정한 정전 용량을 갖는 것으로 나타났고, 이는 실록센 장치에 적용된 물질의 좋은 방전용량비(rate capability)를 나타낸다.
- [0087] 전기 화학의 임피던스 분광 테이터는, 실록센 SSC 장치에서 충전-저장 행동을 이해하기 위해 적용되었고, 그 결과는 나이키스트(Nyquist)와 보드(Bode) 선도로 분석되었다. 도 4의 (E)에서 보여지는 Nyquist 선도는 전형적인 저주파, 중간주파수 그리고 고주파 부분과 같은 세 부분의 존재를 보여주며, 이는 실록센 SSC 장치의 동시 발생하는 동시 충전(synchronous charging), 비동시 충전(asynchronous charging) 그리고 비 충전(non-charging)에 상응한다.
- [0088] 저주파 영역에서, Y축에 거의 평행한 수직선은 실록센 SSC 장치의 전기 용량 거동을 보여준다. 45° 의 경사를 가진 중간주파수 영역은 넓은 폭에 걸쳐 시간상수(time constants)를 갖는 공극의 존재에 영향을 받으며, 실록센 SSC 장치의 비동시 충전 거동을 야기한다. 고주파 영역에서, 잘 정의된 반원 아크는 전해액과 전극 물질 사이에서의 저항에 의하여 관찰되었다. 실록센 SSC 장치의 등가 직렬 저항(ESR)은 4.379Ω 으로 나타났고, 약 272.5 mW cm^{-2} 의 최대한의 출력 밀도를 보여주었다.
- [0089] 실록센 기반 SSC 장치의 얻어진 최대한 출력 밀도는 다른 실리콘 기반 슈퍼 커패시터, 예를 들어, 실리콘 나노와이어 초소형 커패시터(182 mW cm^{-2}), $10 \mu\text{m}$ 길이의 실리콘 나노와이어(1.6 mW cm^{-2}), 실리콘 나노트리즈(235 mW cm^{-2}), 실리콘 기재에 카본 초소형 커패시터(34.4 mW cm^{-2}), 그리고 onion like carbon 기반의 초소형 커패시터(240 mW cm^{-2}),의 보고된 최대한 출력밀도와 비교하여 더 높았다.
- [0090] 이러한 본 발명의 결과는, 초소형 전자 공학 장치를 위한 카본 기반 응용의 적절한 대안으로, 높은 출력 밀도를 갖는 실록센 기반 장치의 유용성을 보여준다.
- [0091] 실록센 SSC 장치의 정전 용량에 주파수의 영향은 도 4의 (F)에 나타냈고, 실록센 SSC 장치의 특정 정전 용량은 주파수의 증가에 따라 감소하는 것으로 나타났으며, 고주파 부분에서 실록센 SSC 장치는 저항기와 유사하게 작동한다. 1.33 mF cm^{-2} 의 최대 특정 정전 용량은 약 0.01 Hz 의 저주파에서 얻어졌다.
- [0092] 도 4의 (F)에서 보여지듯, Bode phase angle plot은 꼬리 부분(저주파 영역)에서 위상각이 약 -65° 임을 보여주었다. 이상적인 커패시터의 위상각은 -90° 에 더 가깝고, 슈도용량(pseudocapacitance)은 -45° 에 더 가깝다. 실록센 SSC 장치의 약 -65° 의 위상각은, 실록센에서 삽입 정전 용량의 존재를 보여주었다. 또한, -45° 의 위상각에서 커패시터 반응 주파수(f_o)는 13.89 Hz 에서 관찰되었으며, 실리콘과 카본 기반의 슈퍼 커패시터의 기록된 값과 비교한 실록센 SSC 장치의 완화 시간은 71 ms 로 계산되었다. 이러한 값은 실리콘 기반 수퍼커패시터 또는 탄소 기반 수퍼커패시터의 성능과 비견될 정도이다.
- [0093] 0.5 mA 의 정전류에 측정된 실록센 SSC 장치의 정전류식 CD 프로필은 도 5의 (A)에 나타냈고, 유사 대칭적인 충전-방전 거동을 보여준다. 도 5의 (B)는 서로 다른 전류에서 측정된 실록센 SSC 장치의 CD 프로필을 나타낸다. 구체적으로, 대칭적인 프로필은 높은 전류에서 얻어졌고, 거의 대칭적인 프로필은 낮은 스캔 비율에서 얻어졌으며, 이는 CV 프로필과 일치하는 낮은 전력에서 관찰된다는 점과 대응된다.
- [0094] 도 5의 (C)는 실록센 SSC 장치의 특정한 정전 용량에서 방전 전력의 영향을 보여준다. 이 그래프는, 방전 전력에 상응하는 감소를 보여주는 특정 정전 용량의 증가와 실록센 SSC 장치가 약 0.25 mA 의 전력에서 약 2.18 mF cm^{-2} 의 특정 정전 용량을 전달한다는 점을 보여준다.
- [0095] 실록센 SSC 장치에서 얻어지는 특정 정전 용량은, 예를 들어, 실리콘 나노와이어($23 \mu\text{F cm}^{-2}$), 실리콘 나노트리즈(1.7 mF cm^{-2}), $50 \mu\text{m}$ 길이의 실리콘 나노와이어(0.44 mF cm^{-2}), 다공성의 실리콘(0.5 mF cm^{-2}) 그리고 다이아몬드 코팅된 실리콘 나노와이어(0.4 mF cm^{-2})와 같은 다른 실리콘 기반의 대칭 커패시터 장치와 비교해서 더 높다.

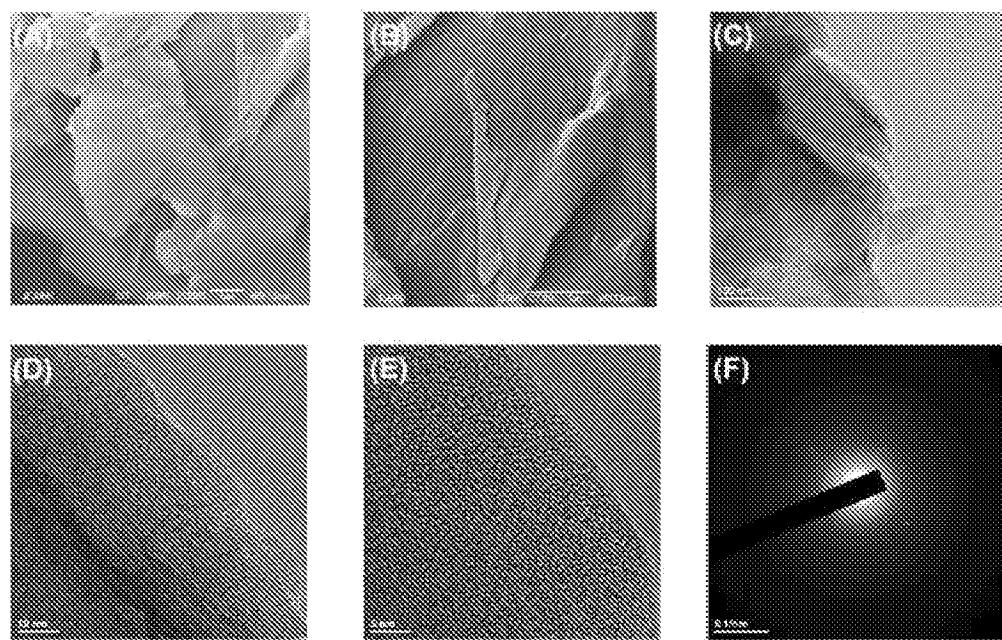
- [0096] 높은 방전용량비는 슈퍼 커패시터의 가장 중요한 특징 중에 하나이다. 도 5의 (D)는 실록센 SSC 장치의 방전용량비를 보여준다. 도 5의 (D)를 참조하면, 모든 전류(0.5 내지 10 mA)에서 안정적인 순환을 보여주고 있고, 순환이 낮은 전력에서 높은 전력으로, 그리고 그 반대로 바뀌어질 때, 좋은 보유율을 가지면서 가역적인 특성을 갖는다.
- [0097] 본 발명은 실록센 SSC 장치가 에너지를 전달할 수 있는 것을 보여줬다. 슈퍼 커패시터의 주요한 특징 중에 하나인 다양한 부하 레벨에서 에너지 밀도, 출력 밀도 그리고 순환 안정성은 슈퍼 커패시터 장치를 실증적으로 적용할 수 있도록 하는 중요한 특징이다.
- [0098] 실록센 SSC 장치의 에너지와 출력 밀도는 CD 프로필에서 측정되었다. 그리고 Ragone 도표는 도 6의 (A)에 나타냈다. 이는, 실록센 SSC 장치가 0.2 mW cm^{-2} 의 상응하는 출력 밀도와 0.25 mA의 정전류에서 얻어지는 약 9.82 mJ cm^{-2} 의 에너지 밀도를 전달했음을 보여준다.
- [0099] 실록센 SSC 장치의 에너지 밀도는, 0.2에서 4.03 mW cm^{-2} 로의 출력 밀도가 증가되고 정전류식 방전 전류 밀도가 0.25에서 5 mA로 증가할 때, 9.82 mJ cm^{-2} 로 낮아졌다.
- [0100] 실록센 SSD 장치의 출력 밀도 값은 다른 실리콘 기반 슈퍼 커패시터 시스템과 비교된다. 실록센 SSD 시스템은, Si 나노와이어($1 - 2 \text{ mW cm}^{-2}$), 고 도핑 실리콘 나노와이어(1.6 mW cm^{-2}), 폴리피롤(polyppyrrole, PPy)(0.56 mW cm^{-2}), PEDOT 코팅된 Si 나노와이어(0.8 mW cm^{-2}), 실리콘 나노와이어에 MnO_2 나노플레이크(1 mW cm^{-2}), 그리고 산화루테늄으로 코팅된 Si 나노와이어(0.17 mW cm^{-2})에 각각 기반한 다른 수퍼 커패시터와 비교하여 높은 출력 밀도를 보여준다.
- [0101] 도 6의 (B)는 2 mA의 전류일 때 충전-방전을 10,000회 넘게 진행한 실록센 SSC 장치의 순환 안정성을 보여준다. 실록센 SSC 장치는 약 98%의 정전 용량 유지를 보여주었고, 우수한 순환 안정성과 훌륭한 전자 화학의 가역성을 갖는다는 점을 보여주었다.
- [0102] 도 6의 (C)와 (D)는 3 V로 충전된 제작된 실록센 SSC 장치의 저장된 에너지는 거의 15초간 밝혀진 20 녹색 LED로 전달되어, 실질적인 응용을 보여줬다.
- [0103] 이러한 결과들은, 차세대 에너지 저장 부문에서 본 발명의 실록센 SSC의 활용 가능성을 보여준다. 이러한 우수한 특성을 갖는 실록센 SSC의 우수한 성능은 아래의 요인에 의한 것이라 생각된다.
- [0104] (i) 실록센 시트가 갖는 전도성의 6각형 실리콘 틀은 시트의 표면에서 이온 방출과 전자 이동을 모두 가능하게 한다.
- [0105] (ii) 관능기의 존재에서 기인한 각 층 사이에 넓은 중간층 공간은 이온의 삽입/제거 반응의 활성 영역을 제공한다.
- [0106] (iii) 실록센 시트의 큰 표면적과 넓은 공극분포는 시트의 표면을 통해 이온이 가능하면 빠르게 이동할 수 있도록 한다.
- [0107] (iv) SSC에서 전해액으로서 TEABF4의 사용은 수퍼캐퍼시터의 에너지 밀도를 증가시키는데 중요한, 넓은 OPW를 제공한다.
- [0109] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

XRD

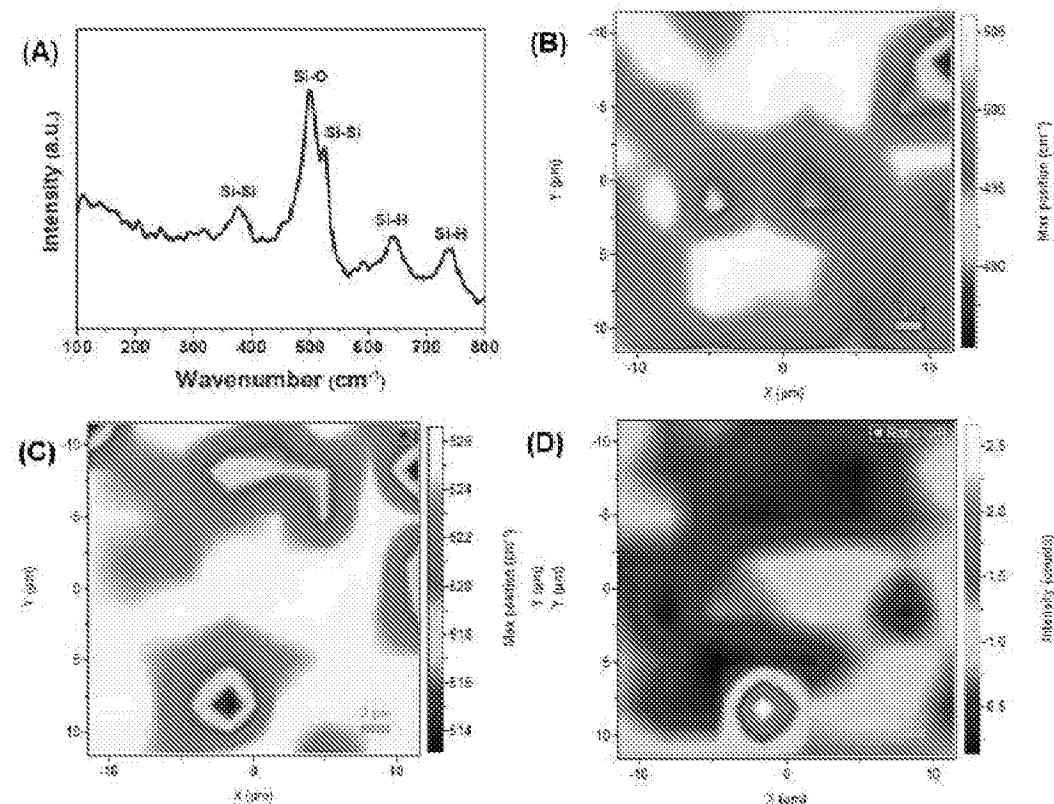
도면 1



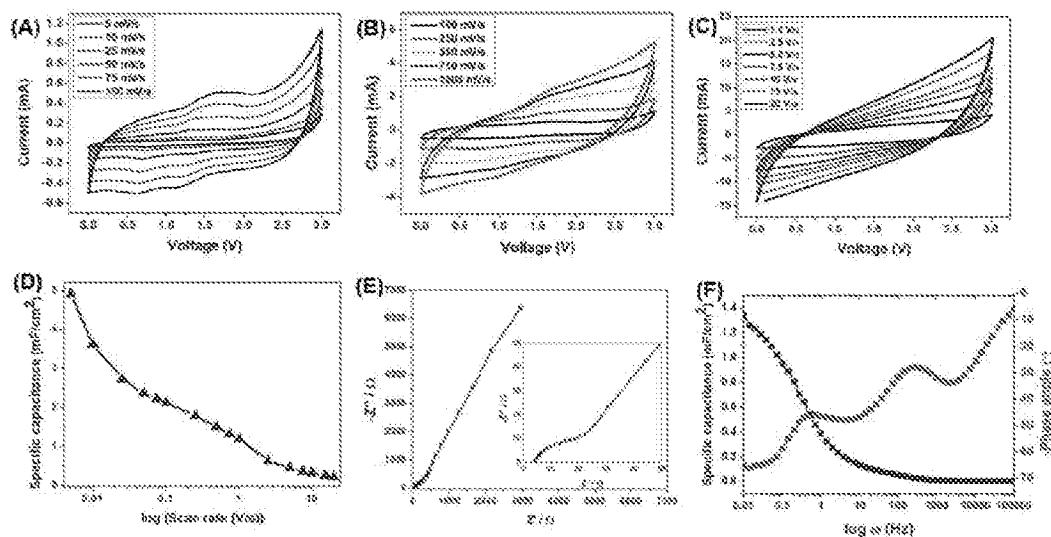
X 032



X 033



SC 25



SC 25

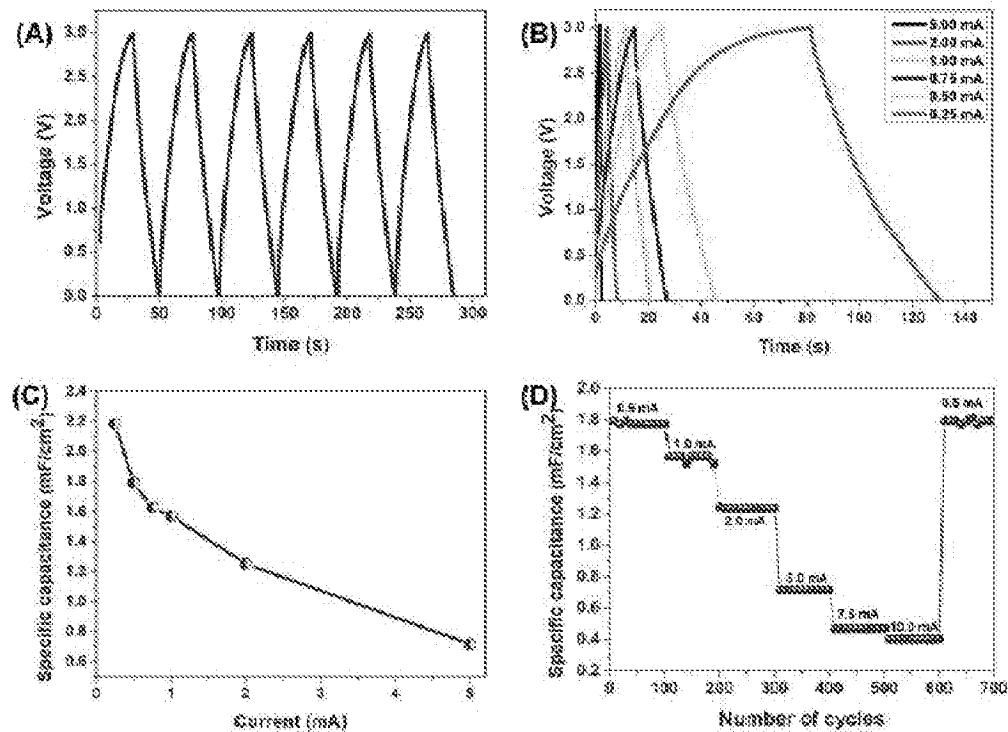


Figure 6

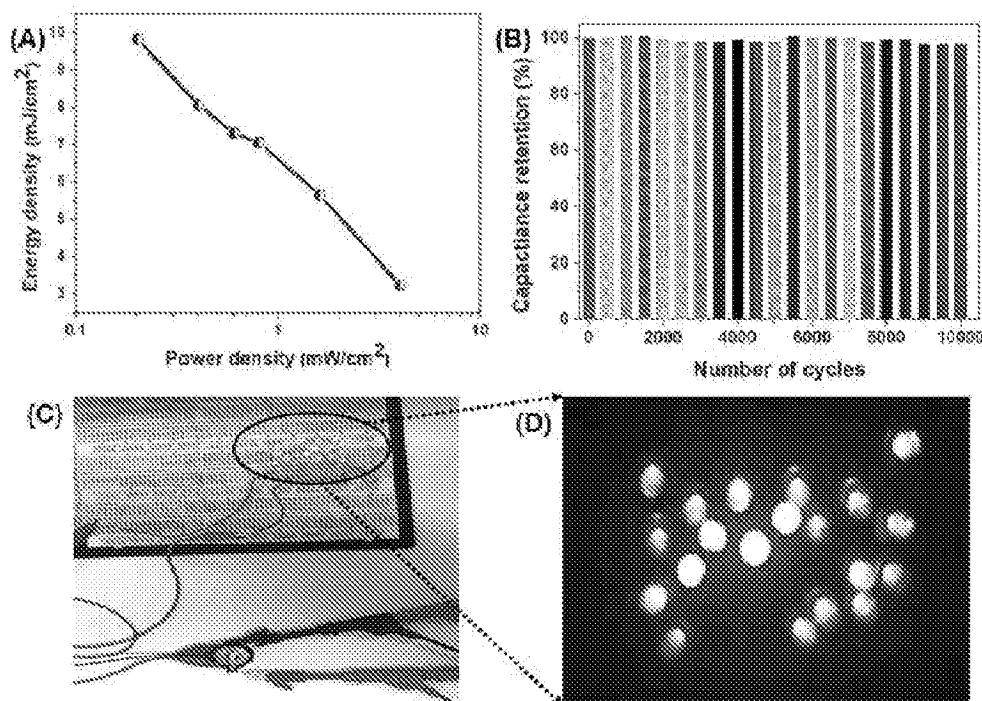
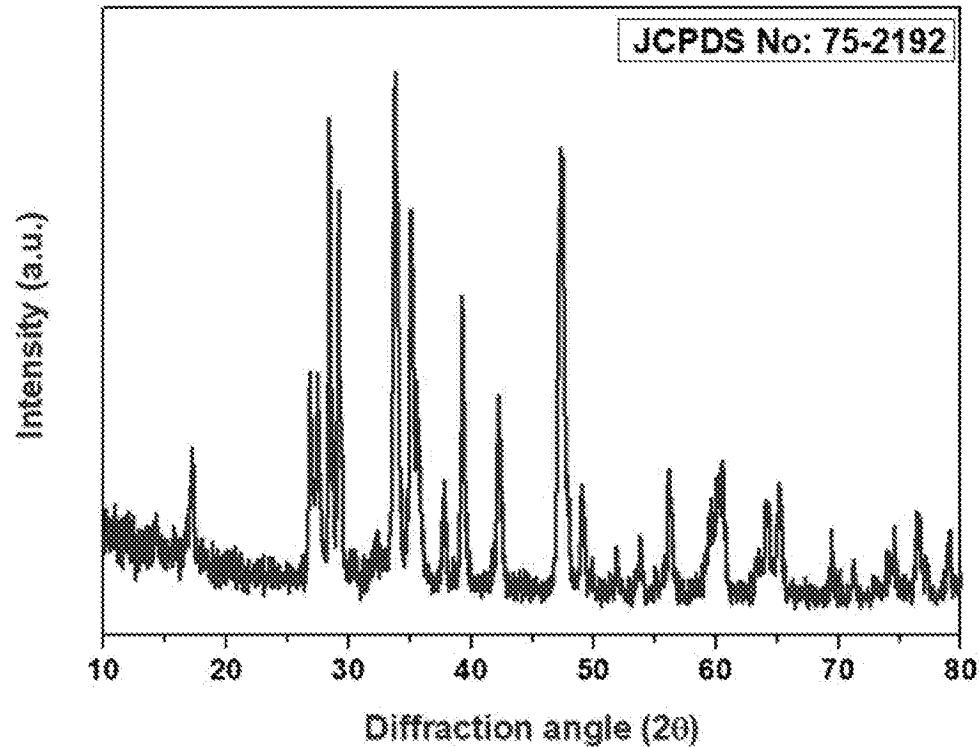
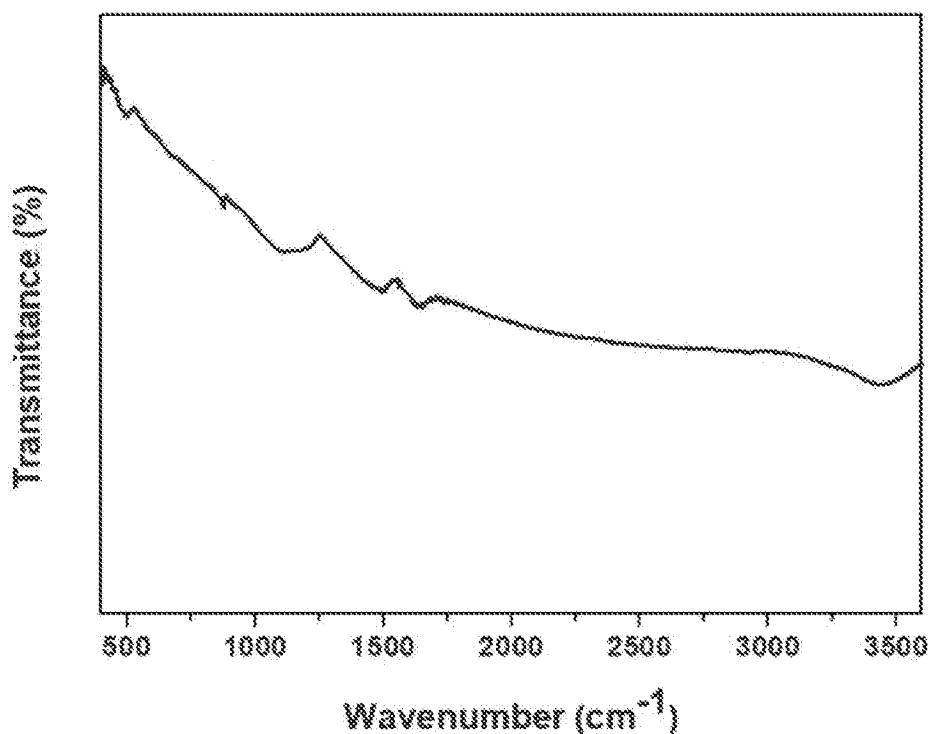


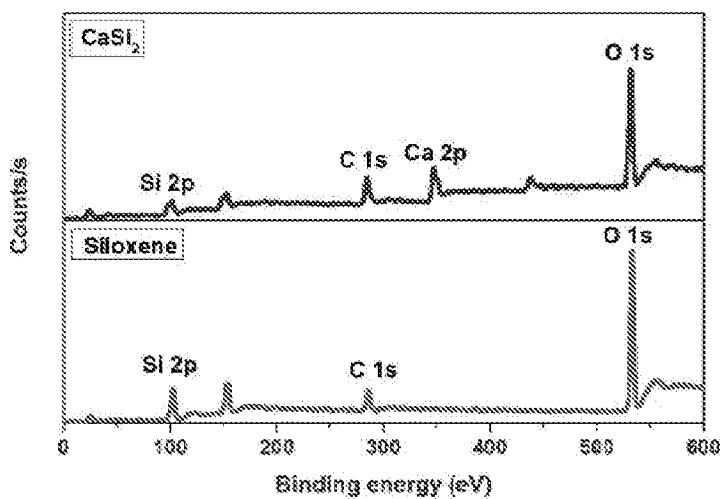
Figure 7



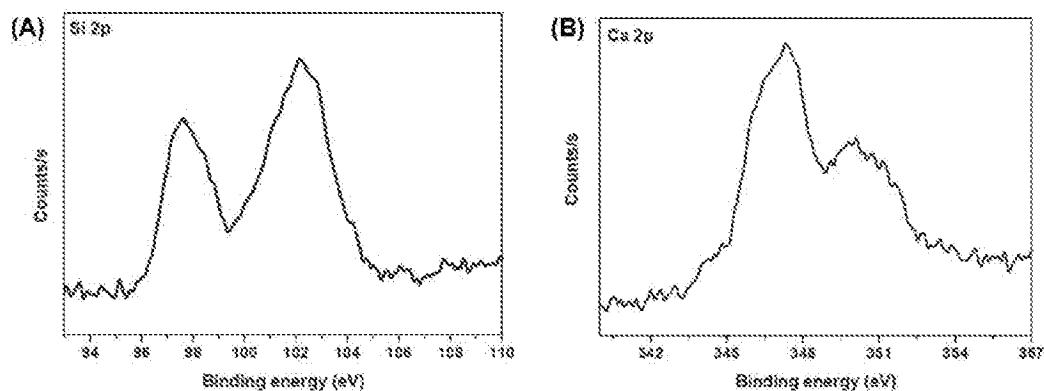
X-088



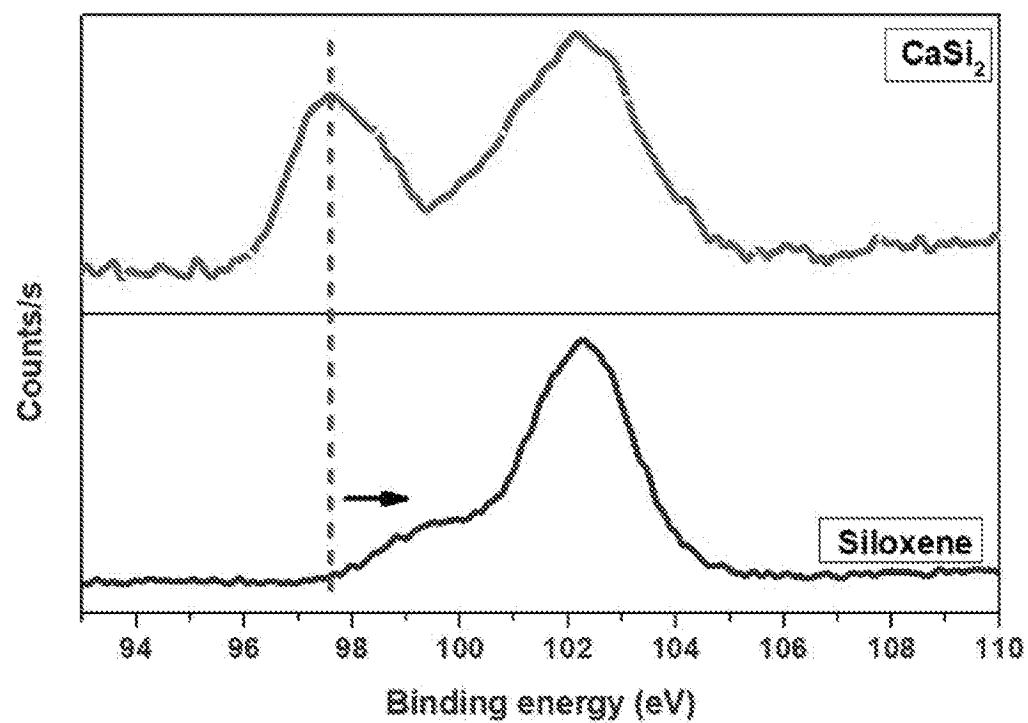
X-089



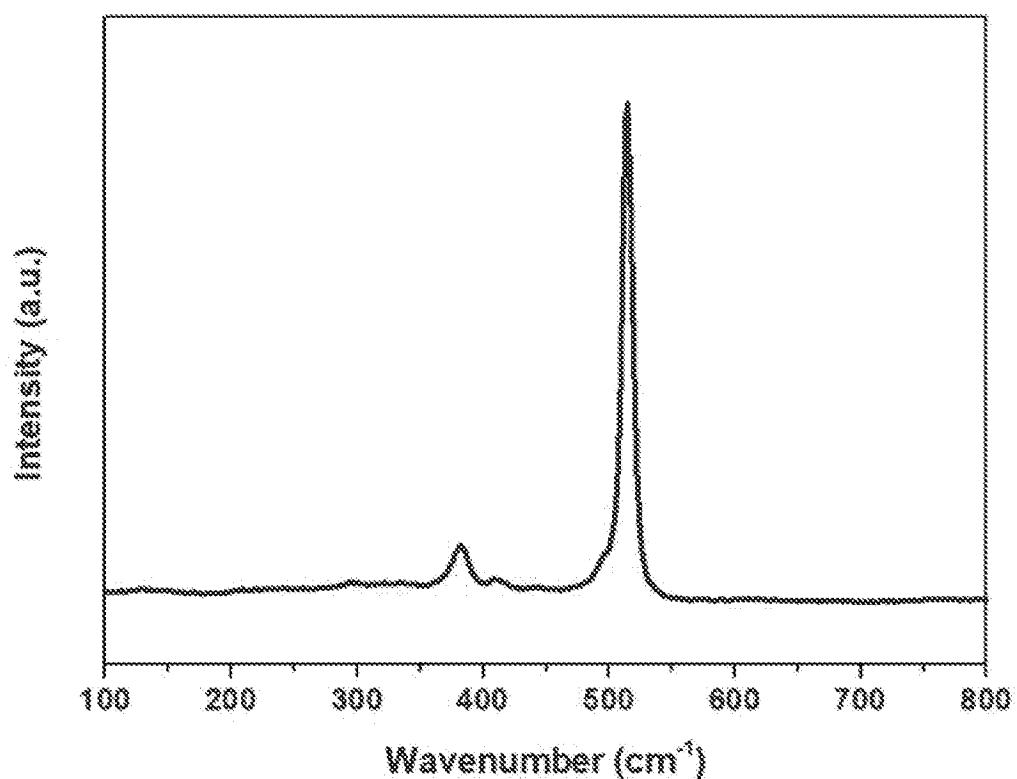
XPS 10



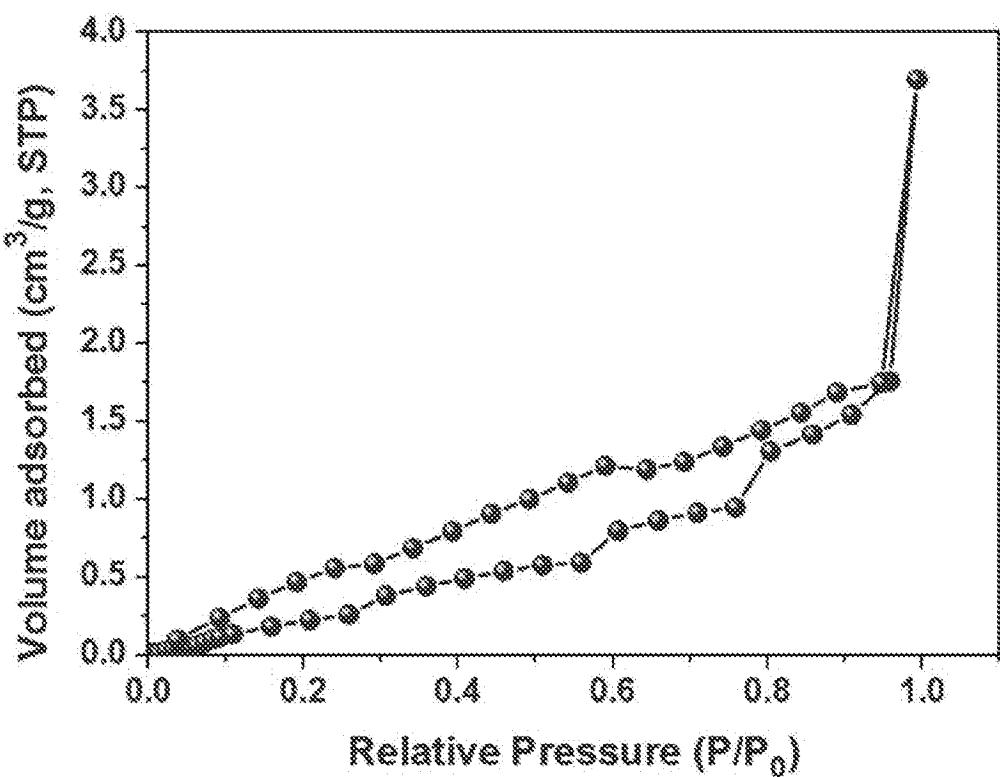
XPS 11



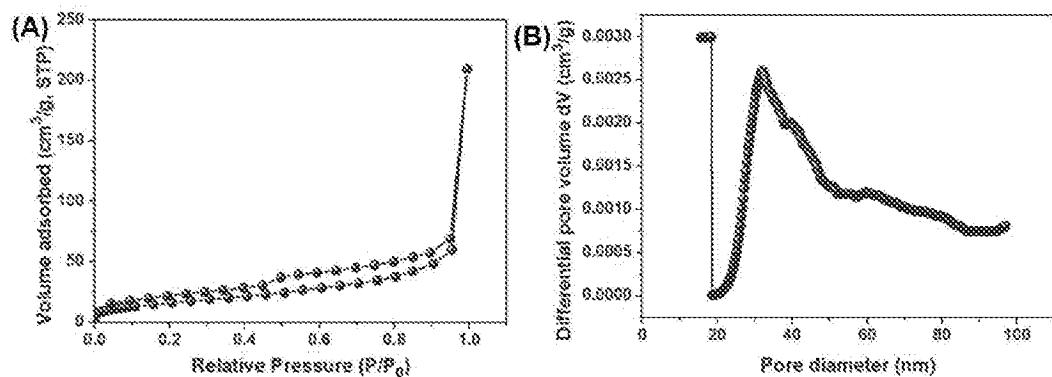
도면 12



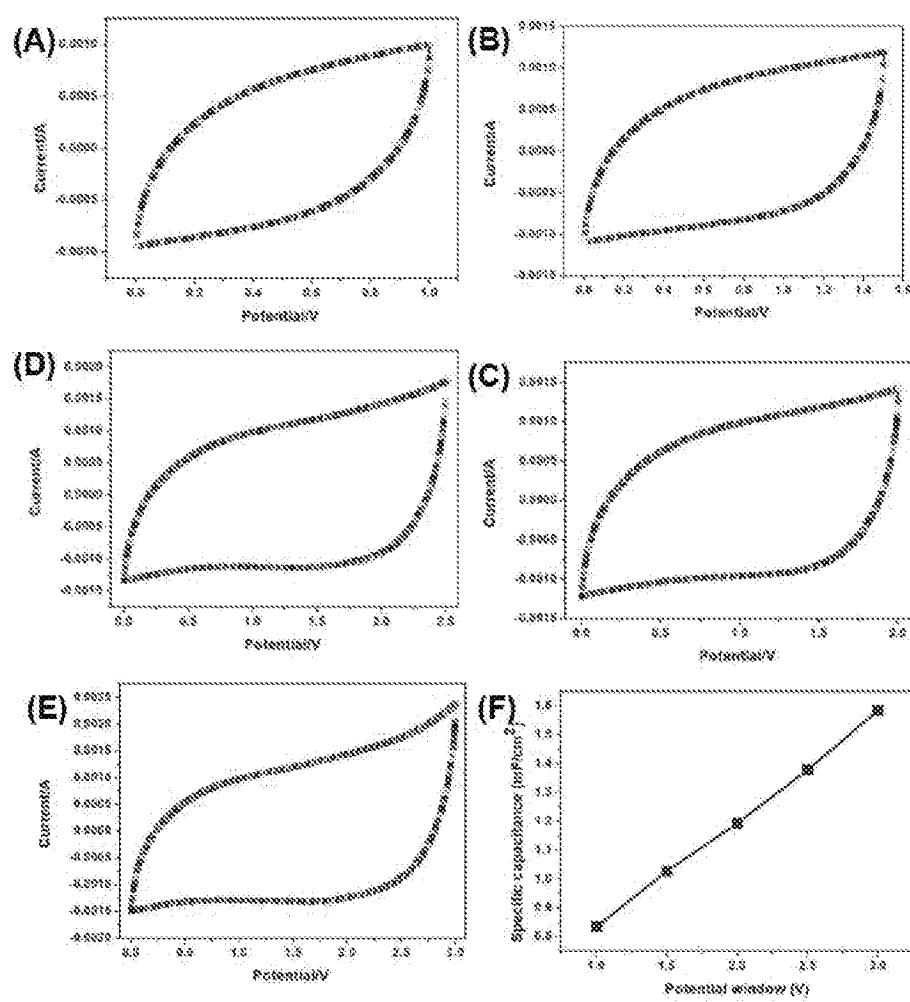
도면 13



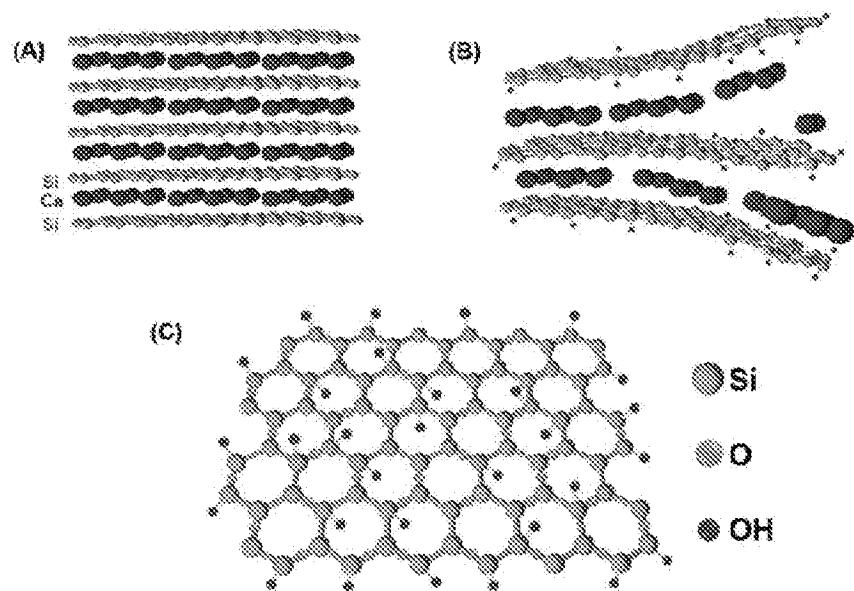
SC 0314



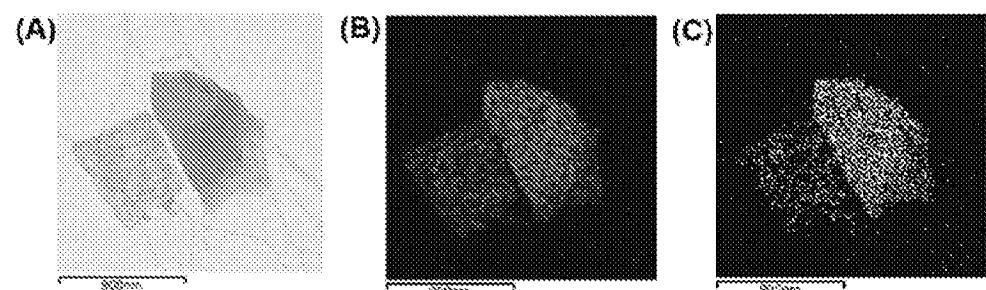
SC 0315



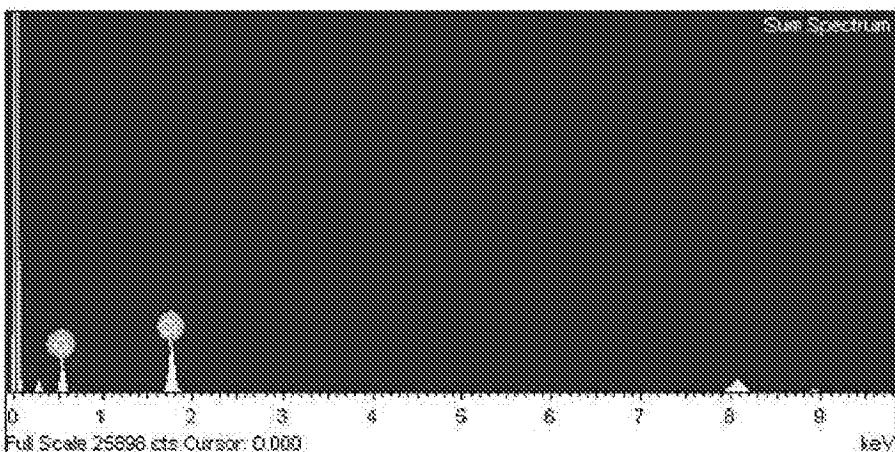
도면 16



도면 17



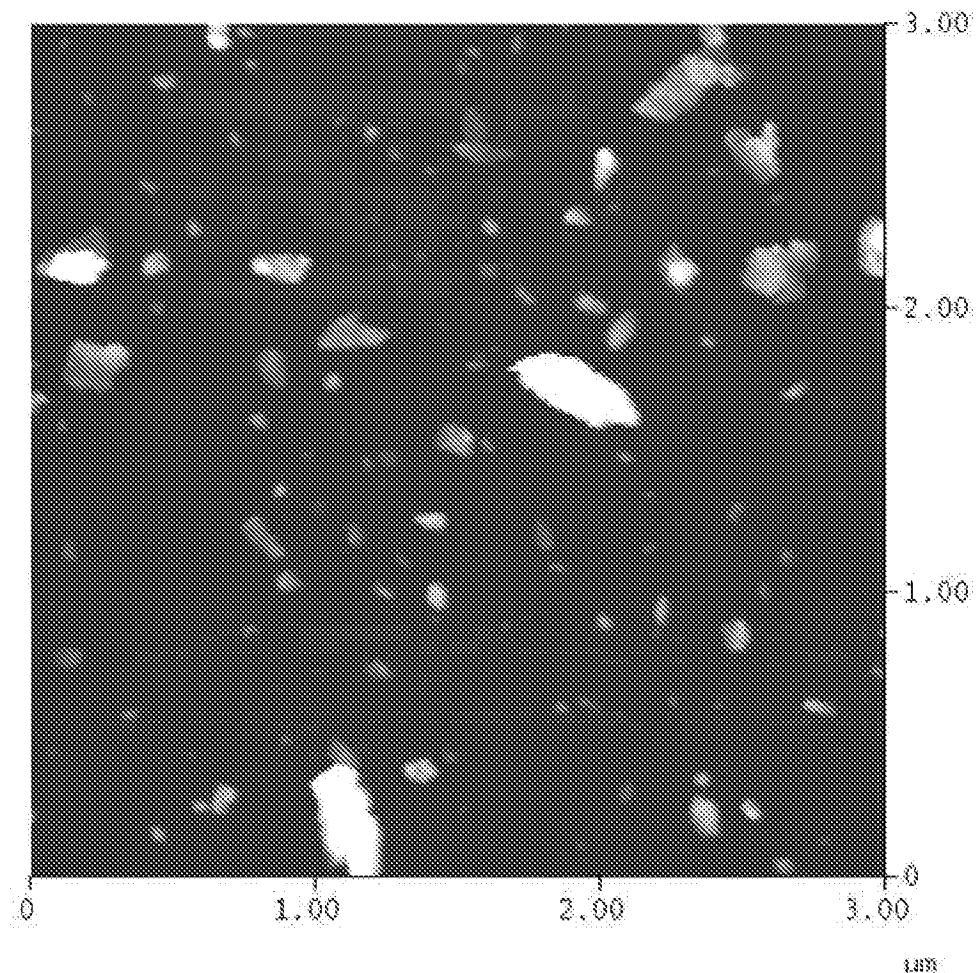
.XE 03/18

(A)**(B)**

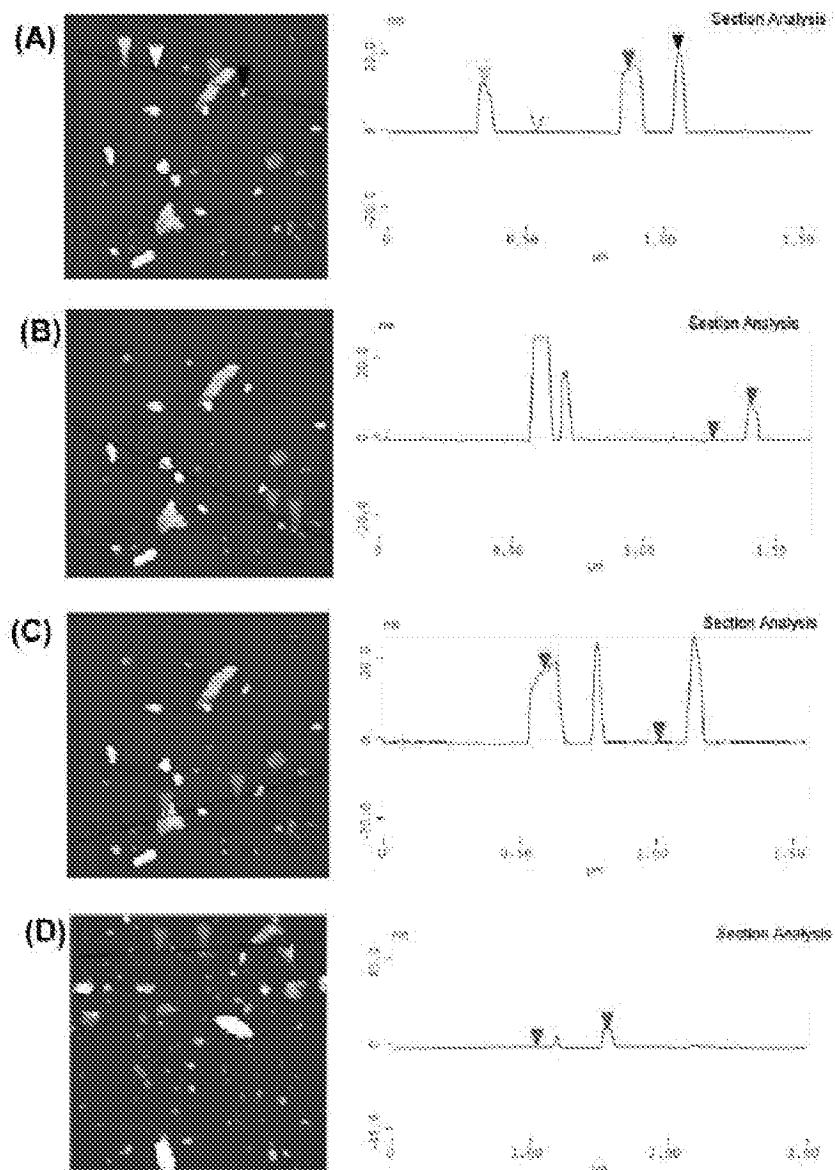
Quantitation method : Cliff Lorimer thin ratio section.
Processing option : All elements analyzed (Normalised)

Element	Weight%	Atomic%
O K	45.94	59.87
Si K	54.06	40.13
Totals	100.00	

.5. 8. 19



2020



.J.E.O.21

